

Docket No.: 50212-358

PATENT



IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re Application of :
Shunsuke SATO, et al. :
Serial No.: : Group Art Unit:
Filed: February 28, 2002 : Examiner:
For: OPTICAL DATA LINK :

CLAIM OF PRIORITY

Commissioner for Patents
Washington, DC 20231

Sir:

In accordance with the provisions of 35 U.S.C. 119, Applicants hereby claim the priority of:

Japanese Patent Application No. P2001-055582, filed February 28, 2001
&
United States Provisional Patent Application No. 60/297,455, filed June 13, 2001

A certified copy of Japanese Patent Application No. P2001-055582 will be filed in due course.

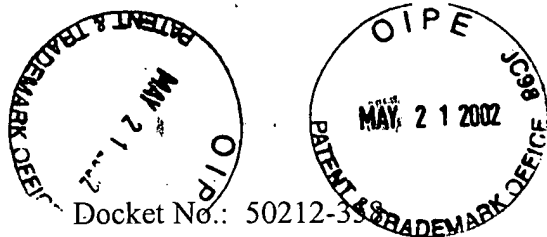
Respectfully submitted,

MCDERMOTT, WILL & EMERY


Arthur J. Steiner

Registration No. 26,106

600 13th Street, N.W.
Washington, DC 20005-3096
(202) 756-8000 AJS:mlw
Date: February 28, 2002
Facsimile: (202) 756-8087



Docket No.: 50212-358

PATENT

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re Application of

Shunsuke SATO, et al.

Serial No.: 10/084,662

Filed: February 28, 2002

For: OPTICAL DATA LINK

Group Art Unit: 2841

Examiner:

TRANSMITTAL OF CERTIFIED PRIORITY DOCUMENT

Honorable Commissioner for Patents and Trademarks
Washington, D. C. 20231

Sir:

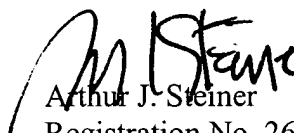
At the time the above application was filed, priority was claimed based on the following application:

Japanese Patent Application Number 2001-055582, Filed February 28, 2001

A copy of each priority application listed above is enclosed.

Respectfully submitted,

MCDERMOTT, WILL & EMERY


Arthur J. Steiner
Registration No. 26,106

600 13th Street, N.W.
Washington, DC 20005-3096
(202)756-8000 AJS:kjw
Facsimile: (202)756-8087
Date: May 21, 2002



日 本 国 特 許 庁

JAPAN PATENT OFFICE

McDermott, Will & Emery

50212-358
Shunsuke Sato, et al
February 28, 2002
10/084,662

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出 願 年 月 日

Date of Application: 2001年 2月28日

出 願 番 号

Application Number: 特願2001-055582

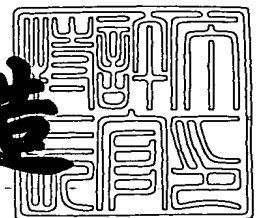
出 願 人

Applicant(s): 住友電気工業株式会社

2001年 5月18日

特 許 庁 長 官
Commissioner,
Japan Patent Office

及 川 耕 造



出証番号 出証特2001-3040834

【書類名】 特許願

【整理番号】 101Y0066

【提出日】 平成13年 2月28日

【あて先】 特許庁長官殿

【国際特許分類】 H01L 31/048
G02B 6/42

【発明者】

 【住所又は居所】 神奈川県横浜市栄区田谷町1番地 住友電気工業株式会
社 横浜製作所内

 【氏名】 佐藤 俊介

【発明者】

 【住所又は居所】 神奈川県横浜市栄区田谷町1番地 住友電気工業株式会
社 横浜製作所内

 【氏名】 西山 直樹

【特許出願人】

 【識別番号】 000002130

 【氏名又は名称】 住友電気工業株式会社

【代理人】

 【識別番号】 100088155

 【弁理士】

 【氏名又は名称】 長谷川 芳樹

【選任した代理人】

 【識別番号】 100089978

 【弁理士】

 【氏名又は名称】 塩田 辰也

【選任した代理人】

 【識別番号】 100092657

 【弁理士】

 【氏名又は名称】 寺崎 史朗

【選任した代理人】

【識別番号】 100110582

【弁理士】

【氏名又は名称】 柴田 昌聰

【選任した代理人】

【識別番号】 100108257

【弁理士】

【氏名又は名称】 近藤 伊知良

【手数料の表示】

【予納台帳番号】 014708

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 0001754

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 光データリンク

【特許請求の範囲】

【請求項 1】 複数の孔を有する基板および該基板の複数の孔を貫通する複数の導電性ピンを有する搭載部材と、

前記複数の導電性ピンの少なくとも 1 つに接続された導電層を有する一对の面を有し前記一对の面の各々に電子素子を搭載する回路基板と、

前記回路基板上の導電層に接続された半導体光素子を含み前記搭載部材上に搭載された光素子アセンブリと、

前記搭載部材から離間するように前記回路基板を支持するための手段と、
を備える光データリンク。

【請求項 2】 前記回路基板を覆う導電性カバーを更に備え、

前記回路基板は、その一对の面の一方が前記搭載部材の主面と対面するように配置され、

前記搭載部材は、その主面上に設けられた導電膜を有する、請求項 1 に記載の光データリンク。

【請求項 3】 前記搭載部材は、前記回路基板の一方の面に搭載された電子素子を収容する収容孔を有する、請求項 1 に記載の光データリンク。

【請求項 4】 前記搭載部材および前記回路基板は、基準平面に沿って配置されており、

前記導電性カバーは、前記搭載部材と前記回路基板との間の領域に通じるように設けられた複数の開口部を有する、請求項 2 に記載の光データリンク。

【請求項 5】 前記光素子アセンブリおよび前記回路基板は、前記搭載部材上に配置された支持部材に支持されている、請求項 1 に記載の光データリンク。

【請求項 6】 前記回路基板は、前記複数の導電性ピンが挿入された複数の孔を有する、請求項 1 に記載の光データリンク。

【請求項 7】 前記搭載部材は、その主面上に対向する面に沿って設けられた絶縁性部材を備える、請求項 2 に記載の光データリンク。

【請求項 8】 前記光素子アセンブリは、前記半導体光素子を搭載する素子

搭載部材と、所定の軸に向けて該素子搭載部材に保持されている端子と、前記半導体光素子を覆うように前記素子搭載部材に配置されたレンズ保持部材と、該レンズ保持部材に保持されたレンズと、前記レンズ保持部材上に配置されたガイド部材とを有し、

前記回路基板、前記素子搭載部材、前記半導体光素子、前記レンズ保持部材、前記レンズ、および前記ガイド部材は前記所定の軸に沿って配置されている、請求項 1 に記載の光データリンク。

【請求項 9】 前記回路基板は、その一辺に設けられた凹部を有し、該凹部に前記光素子アセンブリは配置されている、請求項 1 に記載の光データリンク。

【請求項 10】 前記回路基板はその一辺に設けられた凹部を有し、前記搭載部材の基板は、その一辺に設けられた凹部を有し、前記光素子アセンブリは、前記回路基板および前記搭載部材の基板の該凹部に配置されている、請求項 1 に記載の光データリンク。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、光データリンクに関する。

【0002】

【従来の技術】

光データリンクは、光電変換部と、金属製の筐体ベース部材と、この部材上に直接固定された基板と、この基板を覆うカバーとを有する。

【0003】

【発明が解決しようとする課題】

発明者は、図 8(a)、図 8(b)、図 9(a)および図 9(b)に示されるような光データリンクの開発に携わっている。この光データリンクは、金属製の筐体ベース部材 2 上に回路基板 4 および光電変換部 6 が搭載されている。回路基板 4 には、金属製の筐体ベース部材 2 に支持されたリード端子 8 が設けられている。回路基板 4 は、金属製の筐体ベース部材 2 に取り付けられたカバー 10 によって覆

われている。図 8 (b) に示されるような光データリンク 1 2 は、このような部品から構成されている。

【 0 0 0 4 】

図 9 (a) を参照すると、光データリンク 1 2 では、回路基板 4 は筐体ベース部材 2 に直接に搭載されている。この搭載は、回路基板 4 の裏面に塗られた銀ペーストにより行われる。このために、裏面全体が、銀ペーストを用いた接着のために利用されている。このため、電子部品は回路基板 4 の表面にのみに配置可能になる。故に、電子部品のための実装面積を増大するためには、基板を大きくする必要がある。

【 0 0 0 5 】

図 9 (b) を参照すると、光データリンク 1 2 では、筐体ベース部材 2 は、コパール製部品 2 a、CuW 製部品 2 b およびコパール製部品 2 c といった複数の部品からなる。これらの部品 2 a、2 b、2 c は、銀ロウ付けにより組み立てられている。このため、光データリンク 1 2 の部品点数も多く、その組立が複雑である。部品点数および構造上の複雑さに起因した理由により、光データリンクを小型化することも容易にではない。

【 0 0 0 6 】

発明者は、このような光データリンクの開発を進めるなかで、このタイプの光データリンクは、今後、光データリンクのサイズを大きくすることなく、現在の搭載されている電子部品をより多くの数の電子部品を搭載することが求められることを発見した。

【 0 0 0 7 】

そこで、本発明の目的は、電子部品を搭載するための面積を増加可能な構造を有する光データリンクを提供することとした。

【 0 0 0 8 】

【課題を解決するための手段】

本発明に係わる光データリンクは、搭載部材と、回路基板と、光素子アセンブリと、支持手段とを備える。搭載部材は、基板および複数の導電性ピンを有する。基板は複数の孔を有する。複数の導電性ピンは、該基板の複数の孔を貫通して

いる。回路基板は一对の面を有する。一对の面の各々には、電子素子が搭載されている。回路基板の該面上には、複数の導電性ピンの少なくとも1つに接続された導電層が設けられている。光素子アセンブリは、半導体光素子を含み搭載部材上に搭載されている。半導体光素子は、回路基板上の導電層に接続されている。支持手段は、回路基板を搭載部材から離間するように機能する。

【 0 0 0 9 】

搭載部材から離間するように配置された回路基板を設けたので、回路基板の両面上に電子素子を搭載できる。

【 0 0 1 0 】

以下に示される本発明に係わる特徴は、上記の発明と組み合わせることができる。また、以下に示される本発明に係わる特徴を任意に組み合わせることができ、これによって、それぞれの作用および効果並びにその組合せにより得られる作用および効果を楽しむことができる。

【 0 0 1 1 】

光データリンクは、回路基板を覆う導電性カバーを更に備えてもよい。回路基板は、その一对の面の一方が搭載部材の主面と対面するように配置されている。搭載部材は、その主面上に設けられた導電膜を有する。これによって、回路基板は導電性カバーと搭載部材の導電膜との間に配置される。故に、光データリンクの耐ノイズ性が高まる。

【 0 0 1 2 】

光データリンクでは、搭載部材は、回路基板の一方の面に搭載された電子素子を収容する収容孔を有してもよい。電子素子を収容孔に収容するようにすれば、回路基板と搭載部材との間隔を小さくできる。

【 0 0 1 3 】

光データリンクでは、搭載部材および回路基板は、基準面に沿って配置されていてもよい。導電性カバーは、搭載部材と回路基板との間の領域に通じるように設けられた複数の開口部を有する。この開口部は、搭載部材と回路基板との間の領域を光データリンク外の領域につなげる通風口として機能する。

【 0 0 1 4 】

光データリンクでは、光素子アセンブリおよび回路基板は、搭載部材上に配置された支持部材に支持されてもよい。回路基板は、光素子アセンブリを支持する支持部材を利用して、搭載部材から隔置される。

【 0 0 1 5 】

光データリンクでは、回路基板は、複数の導電性ピンが挿入された複数の孔を有してもよい。回路基板は、複数の導電性ピンの少なくともいずれかによって支持される。これによって、回路基板は、搭載部材から隔置される。

【 0 0 1 6 】

光データリンクでは、搭載部材は、その主面上に対向する面に沿って設けられた絶縁性部材を備えてもよい。当該光データリンクが搭載されるプリント回路基板と、光データリンクとを絶縁できる。

【 0 0 1 7 】

光データリンクでは、回路基板は、その一辺に設けられた凹部を有する。この凹部には、光素子アセンブリが配置されてもよい。凹部の深さに対応する長さだけ、光データリンクの長さを短縮できる。

【 0 0 1 8 】

また、光データリンクでは、回路基板はその一辺に設けられた凹部を有すると共に、搭載部材の基板はその一辺に設けられた凹部を有してもよい。これらの凹部には、光素子アセンブリが配置されている。この配置によって、光素子アセンブリのための高さを搭載部材と回路基板との間に確保する必要がない。故に、光データリンクの高さを短縮できる。

【 0 0 1 9 】

光データリンクでは、光素子アセンブリは、光素子搭載部材、複数の端子、レンズ保持部材、レンズ、及びガイド部材を有する。以下のものが所定の軸に沿って配置されてもよい。以下のものとは、回路基板、光素子搭載部材、半導体光素子、レンズ保持部材、レンズ、およびガイド部材である。搭載部材は、半導体光素子を搭載する。搭載部材には、端子が所定の軸に向けて保持されている。レンズ保持部材は、半導体光素子を覆うように光素子搭載部材に配置されている。レンズは、該レンズ保持部材に保持されている。ガイド部材は、レンズ保持部材上

に配置されている。

【 0 0 2 0 】

【発明の実施の形態】

本発明の上記の目的および他の目的、特徴、並びに利点は、添付図面を参照して進められる本発明の好適な実施の形態の以下の詳細な記述から、より容易に明らかになる。本発明の実施の形態の光データリンクを図面を参照しながら説明する。可能な場合には、同一の部分には同一の符号を付する。

【 0 0 2 1 】

(第 1 の実施の形態)

図 1 は、本実施の形態に係わる光データリンクの外観を表す図面であり、図 2 は本実施の形態に係わる光データリンクの内部構造を示す図面である。図 1 および図 2 を参照すると、光データリンク 2 0 が示されている。光データリンク 2 0 は、搭載部材 2 2 と、光素子アセンブリ 2 4 と、回路基板 2 6 と、覆い部材 2 8 とを備える。回路基板 2 6 は、搭載部材 2 2 上に配置されている。覆い部材 2 8 は、搭載部材 2 2 上に配置され、これによって、回路基板 2 6 は搭載部材 2 2 と覆い部材 2 8 との間に位置することになる。光素子アセンブリ 2 4 は、スペーサといった第 1 の支持部材 3 0 によって支持されている。第 1 の支持部材 3 0 は、搭載部材 2 2 の主面上に配置されている。これによって、光素子アセンブリ 2 4 は、所定の軸方向に向けて搭載部材 2 2 に位置決めされる。回路基板 2 6 は、スペーサといった第 2 の支持部材 3 2 によって支持されている。第 2 の支持部材 3 2 は、搭載部材 2 2 の主面上に配置されている。これによって、回路基板 2 6 と搭載部材 2 2 の主面との間に、電子部品を配置できる程度の空間が確保される。また、回路基板 2 6 は、第 1 の支持部材 3 0 によって支持されているようにしてもよい。第 2 の支持部材 3 2 は、第 1 の支持部材と離間して配置されている。図 2 に示された実施例では、第 1 の支持部材 3 0 は、搭載部材 2 2 の一对の辺の一方に面して配置されており、第 2 の支持部材 3 2 は、搭載部材 2 2 の一对の辺の他方に面して配置されている。一对の辺は、所定の軸に交差している。

【 0 0 2 2 】

図 3 は搭載基板を示す。搭載部材 2 2 としては、例えば P G A (pin grid arra

y) 基板がある。搭載部材 2 2 は、基板 2 2 a および導電性ピン 2 2 b を有する。基板 2 2 a は、複数の孔を有する。これらの孔には、複数の導電性ピン 2 2 b が貫通している。複数の導電性ピン 2 2 b は、所定の軸に沿った一対の配列を成している。この配列は、搭載部材の一対の辺に沿って設けられている。一対の辺は、所定の軸に沿って伸びている。

【 0 0 2 3 】

基板 2 2 a の主面上には、導電膜 2 2 c がほぼ全面にわたって設けられている。この導電膜 2 2 c は基準電位線に接続されるように導電性ピンの一つに接続されている。基板 2 2 a の一辺には、基板 2 2 a は、第 1 の支持部材 3 0 の配置位置を規定する位置決め孔 2 2 e を有する。

【 0 0 2 4 】

また、この一辺に面するように、光素子アセンブリ 2 4 の尾部を収容するように設けられた切り欠き部 2 2 d を有する。光素子アセンブリ 2 4 は、切り欠き部 2 2 d 内に配置された状態で、位置決め孔 2 2 e に関して位置決めされた第 1 の支持部材 3 0 に支持される。基板 2 2 a の一辺に面するように、基板 2 2 a は、第 2 の支持部材 3 2 の位置を規定する位置決め孔 2 2 h を有する。基板 2 2 a は、1 または複数の開口部 2 2 f、2 2 g を有する。開口部 2 2 f、2 2 g の位置は、回路基板 2 6 の裏面に搭載される電子素子の位置に合わされている。基板 2 2 a は、導電性覆い部材 2 8 の位置決めをするための貫通孔 2 2 i を備える。この説明から理解されるように、主要な構成部品が基板 2 2 a に関して位置決めされる。

【 0 0 2 5 】

再び、図 2 を参照すると、回路基板 2 6 は、導電性ピン 2 2 b が挿入される複数のスルーホール 2 6 a を有する。回路基板 2 6 は、光素子アセンブリ 2 4 の端子が挿入されるスルーホール 2 6 b を有する。このスルーホール 2 6 b には、光素子アセンブリ 2 4 が第 1 の支持部材 3 0 に保持された状態で、光素子アセンブリ 2 4 の端子が挿入されている。その全てが図示されていないけれども、回路基板 2 6 上には導電層 2 6 c からなる配線が設けられ。これらは導電性ピン 2 2 b が挿入される複数のスルーホール 2 6 a および光素子アセンブリ 2 4 の端子が挿

入されるスルーホール 2 6 b の周囲まで伸びている。これらの導電層 2 6 c は、回路基板 2 6 の一対の面の各々上に設けられている。

【 0 0 2 6 】

回路基板 2 6 の一辺には、所定の軸の方向に向けて伸びる切り欠き部 2 6 d が設けられている。切り欠き部 2 6 d は、光素子アセンブリ 2 4 の尾部を収容するように設けられている。切り欠き部 2 6 d には、光素子アセンブリ 2 4 は、切り欠き部 2 6 d 内に配置された状態で、回路基板 2 6 の導電層 2 6 c に接続されている。

【 0 0 2 7 】

図 4 は、覆い部材 2 8 を取り外した状態の光データリンクを示す側面図である。光データリンク 2 0 では、光素子アセンブリ 2 4 は、切り欠き部 2 6 d および切り欠き部 2 2 d 内に配置されている。これによって、光データリンク 2 0 の高さ L_1 を縮小できる。また、所定の軸に沿った方向に関する光データリンク 2 0 の長さ L_2 を縮小できる。

【 0 0 2 8 】

図 4 を参照すると、回路基板 2 6 の一対の面 2 6 f、2 6 g には、電子素子 3 4 a ~ 3 4 e が配置されている。回路基板 2 6 の第 1 の搭載面 2 6 f には、電子素子 3 4 a、3 4 b が搭載されている。電子素子 3 4 a、3 4 b は、光素子アセンブリ 2 4 または導電性ピン 2 2 b に導電層 2 6 e を介して電氣的に接続されている。回路基板 2 6 の第 2 の搭載面 2 6 g には、電子素子 3 4 c ~ 3 4 e が搭載されている。電子素子 3 4 c ~ 3 4 e は、光素子アセンブリ 2 4 または導電性ピン 2 2 b に導電層 2 6 e を介して電氣的に接続されている。電子素子 3 4 c、3 4 d、3 4 e の高さは、電子素子 3 4 a、3 4 b の高さよりも高い。これによって、回路基板 2 6 と覆い部材 2 8 との間の間隔を相対的に小さくできる。故に、光データリンク 2 0 の高さ L_1 を縮小できる。また、電子素子 3 4 c の頭部は、基板 2 2 a の開口部 2 2 f に挿入されていると共に、電子素子 3 4 e の頭部は、基板 2 2 a の開口部 2 2 g に挿入されている。電子素子 3 4 c、3 4 e の背高が、回路基板 2 6 と基板 2 2 との間隔によって制限されない。故に、光データリンク 2 0 の高さ L_1 をさらに縮小できる。

【 0 0 2 9 】

図5は、図1のI-I断面において光データリンク20を示す断面図である。導電性の覆い部材28の位置決め部28bは、基板22aの孔22iに挿入され、これによって、覆い部材28は搭載部材22に関して位置決めおよび固定される。光素子アセンブリ24および電子素子34a～34eは、導電性の覆い部材28によって覆われており、また基板22の主面上には導電膜22cが設けられている。これらの導電性部分によって、光素子アセンブリ24および電子素子34a～34eは外部ノイズから遮断される。

【 0 0 3 0 】

光素子アセンブリ24は、ステムといった光素子搭載部材24aと、レンズ保持部材24bと、レンズ保持部材24bに保持されたレンズ24cと、スリーブといったガイド部材24dとを備える。光素子搭載部材24a、レンズ保持部材24b、レンズ24c、およびガイド部材24dは、所定の軸に沿って配置されている。光素子搭載部材24aの配置面上には、レンズ保持部材24bの一端が配置されている。レンズ保持部材24bの他端には、ガイド部材24dが配置されている。ガイド部材24dには、光コネクタといった光結合素子が挿入されるべき方向を規定している。光素子搭載部材24aの配置面からは、半導体光素子24fを搭載するための搭載部24eが突出している。搭載部24e上には、半導体光素子24fが、所定に軸に向けて配置されており、これによって半導体光素子24fは光データリンク20の光軸に合わされている。半導体光素子24fは、光素子搭載部材24aに設けられた端子24gに電氣的に接続されている。これによって、半導体光素子24fは回路基板26上に配置された電子素子34a～34eに電氣的に接続される。

【 0 0 3 1 】

半導体光素子24fが、半導体レーザといった半導体発光素子であるときは、光データリンク20は送信データリンクとして働く。半導体光素子24fが、フォトダイオードといった半導体受光素子であるときは、光データリンク20は受信データリンクとして働く。光データリンク20では、光コネクタ36がガイド部材24dに沿って矢印A方向から挿入される。光コネクタ36は、フェルレー

ル 3 6 a と、フェルール 3 6 a に一端に現れる光ファイバ 3 6 b の一端部とを含む。

【 0 0 3 2 】

光素子アセンブリ 2 4 は、光素子搭載部材 2 4 a、レンズ保持部材 2 4 b、およびガイド部材 2 4 d は、金属といった導電性の材料から形成されている。このため、光素子アセンブリ 2 4 が基板 2 2 の導電層 2 2 c と接触するように配置されると、導電層 2 2 c と電氣的に接続される。また、光素子アセンブリ 2 4 は、導電性の突起 2 4 h といった接続部を備えている。突起 2 4 h は、光素子アセンブリ 2 4 の側面に、導電性の覆い部材 2 8 と接触するように設けられている。これによって、光素子アセンブリ 2 4 のハウジングは、導電性の覆い部材 2 8 と電氣的に接続される。光素子アセンブリ 2 4 の導電性の突起 2 4 h は、光データリンク 2 0 のノイズ耐性を向上させる。

【 0 0 3 3 】

第 2 の支持部材 3 2 は、金属板および金属ピンといった導電部 3 2 a を有する。導電部 3 2 a は、第 2 の支持部材 3 2 が搭載部材 2 2 上に配置されたとき、導電膜 2 2 c と導電性の覆い部材 2 8 とを電氣的に接続するように設けられている。これによって、導電性の覆い部材 2 8 は、基板 2 2 の導電膜 2 2 c と電氣的に接続される。第 2 の支持部材 3 2 の導電部 3 2 a は、光データリンク 2 0 のノイズ耐性を向上させる。

【 0 0 3 4 】

第 1 の支持部材 3 0 は、第 2 の支持部材 3 2 と同一または類似の形態の金属板および金属ピンといった導電部を有するようにしてもよい。この導電部は、第 1 の支持部材 3 0 が搭載部材 2 2 上に配置されたとき、導電膜 2 2 c と導電性の覆い部材 2 8 とを電氣的に接続するように設けられている。これによって、光データリンク 2 0 のノイズ耐性が向上される。また、第 1 の支持部材 3 0 は、第 1 の支持部材 3 0 に光データリンク 2 0 が配置されたとき、光素子アセンブリ 2 4 の筐体と導電膜 2 2 c とを電氣的に接続するための導電部を備える。

【 0 0 3 5 】

(第 2 の実施の形態)

図 6 は、別の実施の形態に係わる光データリンクを示す斜視図である。光データリンク 4 0 は、絶縁性シートといった絶縁性部材 3 8 をさらに備える。絶縁性部材 3 8 は、基板 2 2 の裏面に沿って配置されている。絶縁性部材 3 8 は、光データリンク 2 0 がプリント回路基板 5 0 に搭載されてとき、予測できない電氣的な短絡を防止できる。

【 0 0 3 6 】

(第 3 の実施の形態)

図 7 は、更に別の実施の形態に係わる光データリンクを示す側面図である。光データリンク 4 4 では、覆い部材 2 8 は、1 または複数の開口部 2 8 a を有する。図 7 に示された実施例では、開口部 2 8 a は、覆い部材 2 8 の側面に設けられている。開口部 2 8 a は、光データリンク 4 4 の内部との通風を可能にする。これによって、電子素子および光素子アセンブリから発生する熱が効率的に放熱される。また、開口部 2 8 a は、基板 2 2 と回路基板 2 6 との間に領域に位置合わせされている。両面実装によって電子素子の搭載密度が増加しても、電子素子からの熱が放出される。さらに、開口部 2 8 a の形状は、所定の軸に沿って伸びており、または所定の軸に沿って配置されている。これによって、基板 2 2 と回路基板 2 6 との間に領域から効率的な放熱が可能になる。

【 0 0 3 7 】

以上、図面を参照しながら詳細に説明したように、回路基板の上下に電子部品のための収容空間を設けるおようにした。これによって、回路基板の両面に電子部品を搭載できる。故に、回路基板のサイズを縮小できる。したがって、この構成は、光データリンクの小型化に有効である。

【 0 0 3 8 】

光データリンクの筐体ベースに板金部品を採用することなく、導電性ピンを備えた搭載部材を用いた。搭載部材の構造は、板金部品より簡素である。故に、この構造は、光データリンクのコスト低減に有効である。

【 0 0 3 9 】

搭載基板が導電膜を備えれば、外来ノイズを遮断できる。発明者が作製した光データリンクでは、板金部品で作製された光データリンクと同等以上の耐ノイズ

特性が得られた。

【0040】

好適な実施の形態において本発明の原理を図示し説明してきたが、本発明は、そのような原理から逸脱することなく配置および詳細において変更され得ることができることは、当業者によって認識される。例えば、本実施の形態では、回路基板が支持部材によって支持されているけれども、搭載部材の基板から離間された状態で、回路基板が導電性ピンによって支持されているようにしてもよい。また、搭載部材の基板と回路基板を離間できる構造であれば、本実施の形態に開示された特定の構成に限定されるものではない。したがって、特許請求の範囲およびその精神の範囲から来る全ての修正および変更を権利を請求する。

【0041】

【発明の効果】

以上詳細に説明したように、本発明に係わる光データリンクは、搭載部材から隔置するように回路基板を支持するための支持手段を有する。搭載部材から隔置されるように回路基板を設けたので、回路基板の両面上に電子素子を搭載できる。

【0042】

したがって、電子部品を搭載するための面積を増加可能な構造を有する光データリンクが提供される。

【図面の簡単な説明】

【図1】

図1は、本実施の形態に係わる光データリンクの外観を示す図面である。

【図2】

図2は、本実施の形態に係わる光データリンクの内部構造を示す図面である。

【図3】

図3は、光データリンクのための搭載部材を示す図面である。

【図4】

図4は、図2に示された光データリンクの側面を示す図面である。

【図5】

図5は、図1に示された光データリンクのI-I断面を示す図面である。

【図6】

図6は、別の実施の形態に係わる光データリンクの外観を示す図面である。

【図7】

図7は、更に別の実施の形態に係わる光データリンクを示す図面である。

【図8】

図8(a)および図8(b)は、本発明の光データリンクと比較するための光データリンクを示す図面である。

【図9】

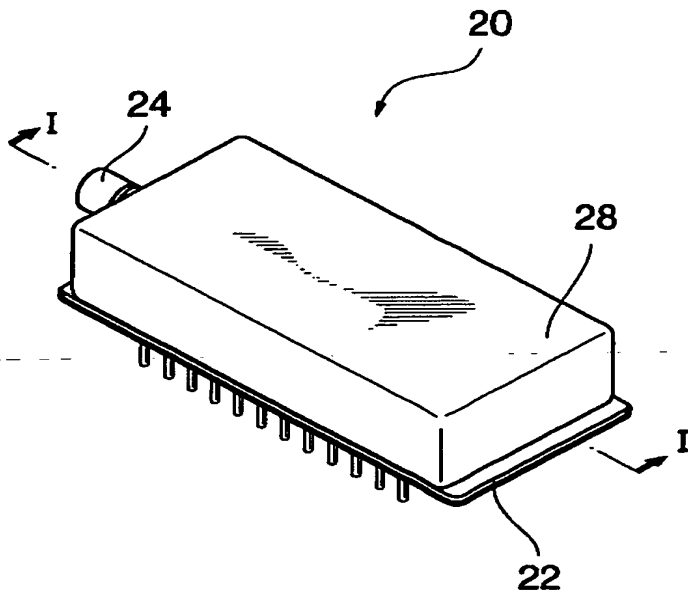
図9(a)は、本発明の光データリンクと比較するための光データリンクを示す図面である。図9(b)は、本発明の光データリンクと比較するための光データリンクのための板金部品を示す図面である。

【符号の説明】

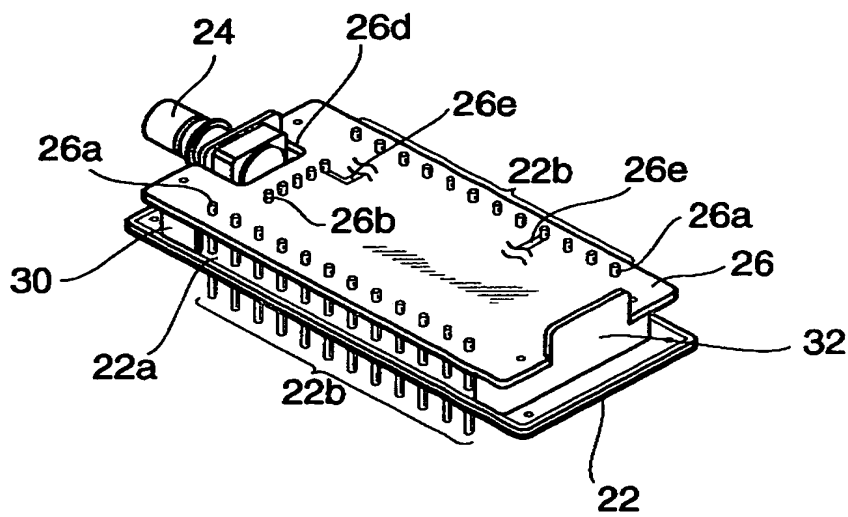
20、40、44…光データリンク、22…搭載部材、24…光素子アセンブリ、26…回路基板、28…覆い部材、30…第1の支持部材、32…第2の支持部材、34a～34e…電子部品、36…光コネクタ

【書類名】 図面

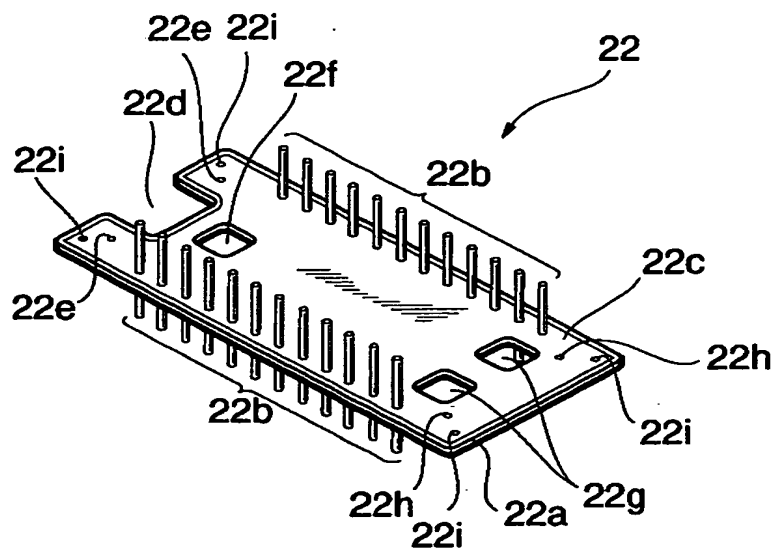
【図 1】



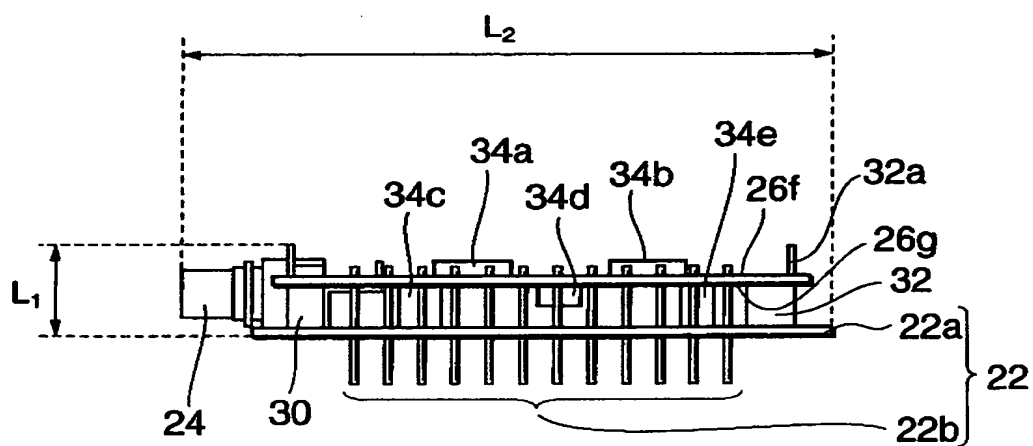
【図 2】



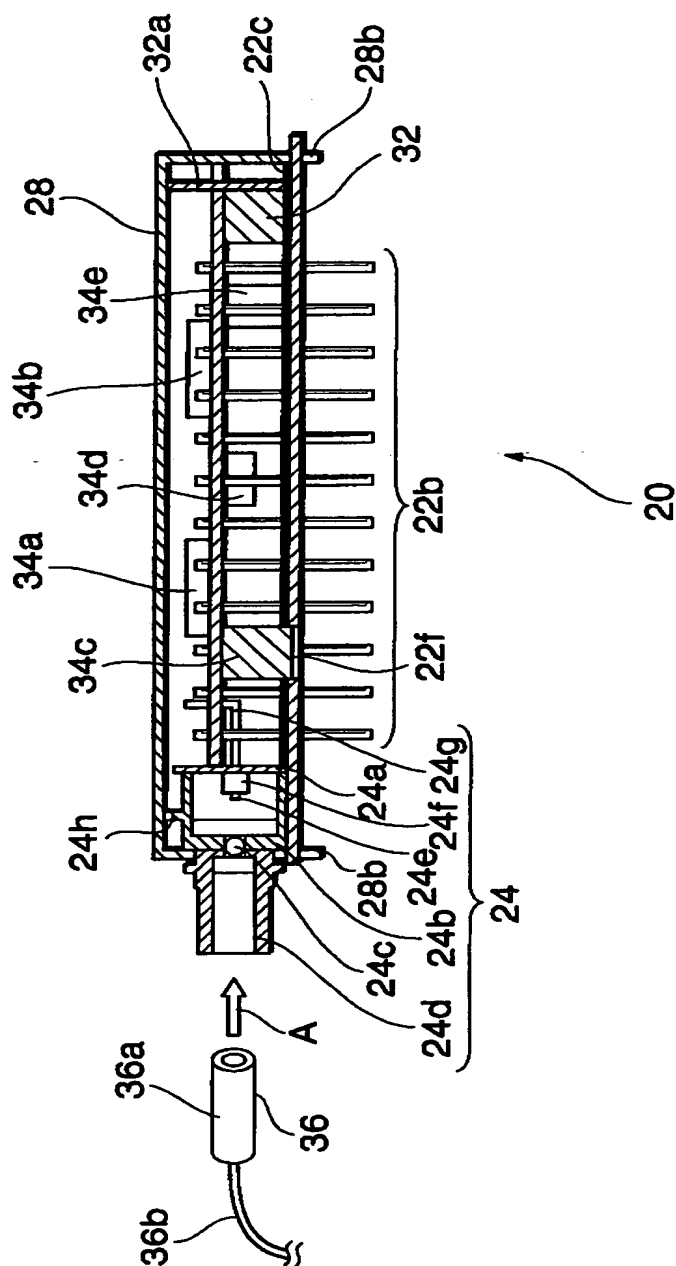
【図 3】



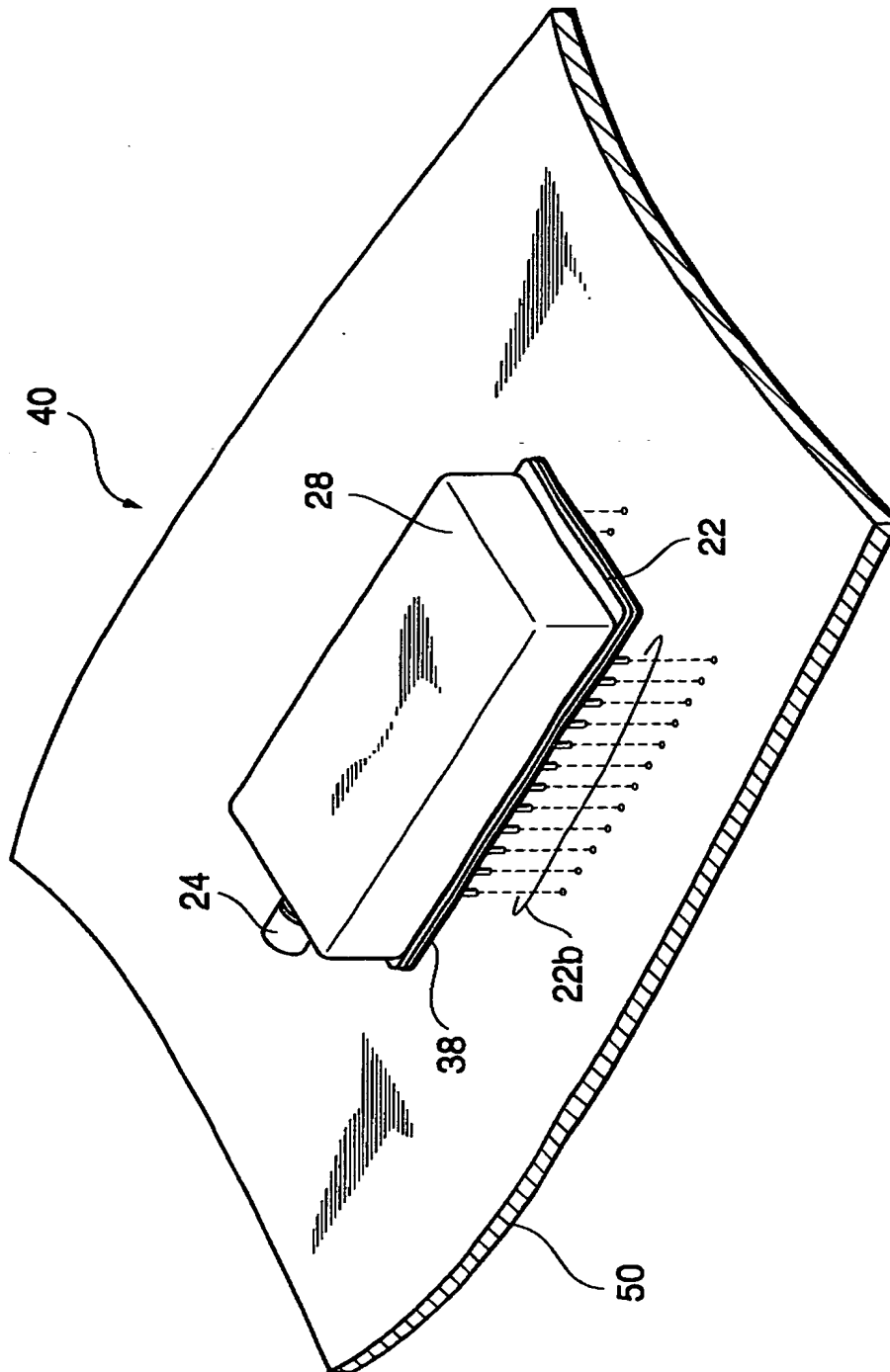
【図 4】



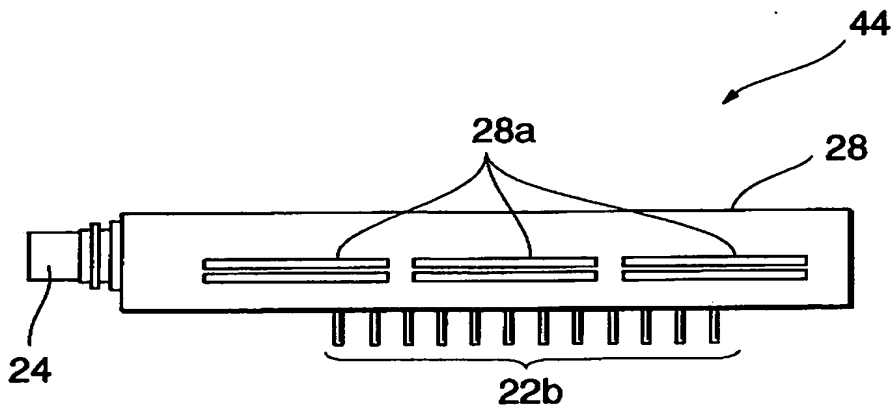
【図 5】



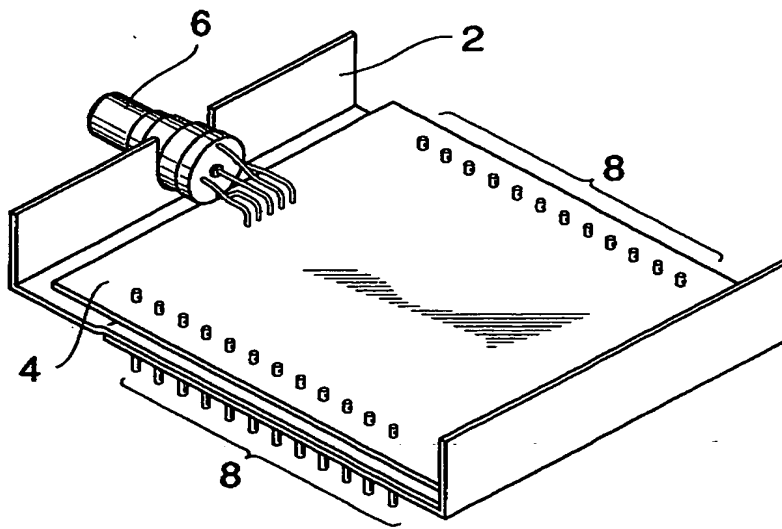
【図 6】



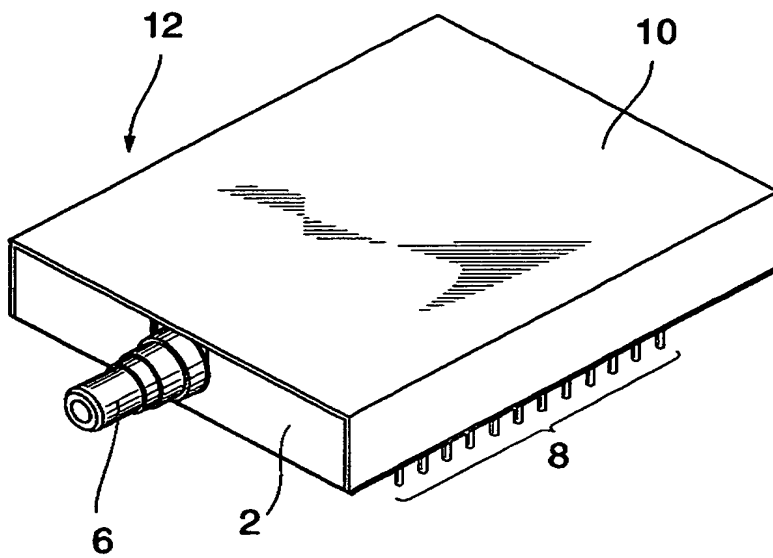
【図 7】



【図 8】

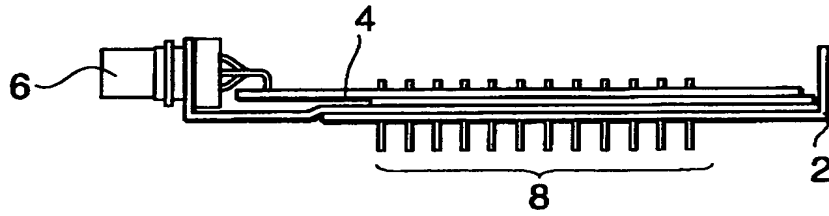


(a)

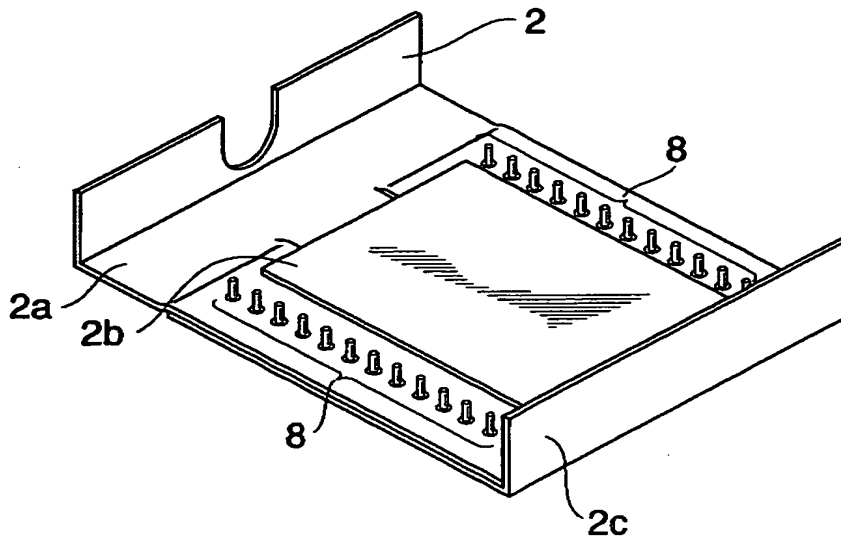


(b)

【図 9】



(a)



(b)

【書類名】 要約書

【要約】

【課題】 電子部品のための搭載面積を増加可能な光データリンクを提供する。

【解決手段】 光データリンク 2 0 は、搭載部材 2 2 と、光素子アセンブリ 2 4 と、回路基板 2 6 と、スペーサ 3 2 とを備える。PGA 基板 2 2 は、基板 2 2 a および複数の導電性ピン 2 2 b を有する。回路基板 2 6 は一対の面を有する。一対の面の各々には、電子素子 3 4 a ~ 3 4 e が搭載されている。光素子アセンブリ 2 4 は、半導体光素子 2 4 f を含む。半導体光素子 2 4 f は、回路基板 2 6 上の導電層に接続されている。スペーサ 3 2 は、回路基板 2 6 を PGA 基板 2 2 から離間するように機能する。PGA 基板 2 2 から離間された回路基板 2 6 を設けたので、回路基板 2 2 の両面上に電子素子 3 4 a ~ 3 4 e を搭載できる。

【選択図】 図 5

出 願 人 履 歴 情 報

識別番号 [000002130]

1. 変更年月日 1990年 8月29日

[変更理由] 新規登録

住 所 大阪府大阪市中央区北浜四丁目5番33号

氏 名 住友電気工業株式会社